

(43)Date of publication of application : 04.10.2002

G09F 9/30  
H05B 33/08  
H05B 33/14

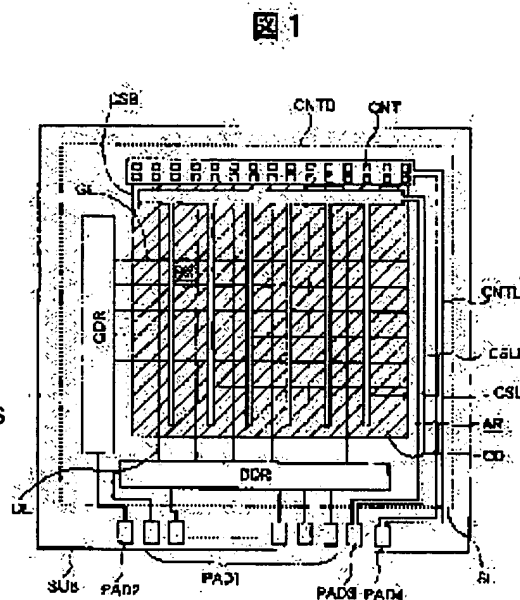
(21)Application number : **2001-092836** (71)Applicant : **HITACHI LTD**  
(22)Date of filing : **28.03.2001** (72)Inventor : **SATO TOSHIHIRO**  
**KANEKO YOSHIYUKI**

**(54) DISPLAY DEVICE**

(57)Abstract:

**PROBLEM TO BE SOLVED:** To enable a display device to perform display having high quality by improving power feeding structure to the electrode of one side constituting a pixel to prevent corrosion of the electrode.

**SOLUTION:** On the substrate of a display device which is constituted of a light emitting element having a first electrode layer which is driven by an active element, an organic light emitting layer which is applied on the first electrode layer and a second electrode layer CD which is formed on the organic light emitting layer, a second electrode connection electrode layer CNTB which is a layer lower than the second electrode layer CD and also is coated with a insulating or protective film is provided and the second electrode layer CD is connected to the second electrode connection electrode layer CNTB with a contact hole CNT.



\* NOTICES \*

JP0 and INPIT are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.\*\*\*\* shows the word which can not be translated.

3.In the drawings, any words are not translated.

---

CLAIMS

---

[Claim(s)]

[Claim 1]It has a pixel for every intersection of two or more data lines which intersect two or more scanning lines by which the matrix arrayed was carried out into a viewing area on a substrate, and said two or more scanning lines, Equip said pixel with a current supply source line which supplies current for a display, and said pixel, An active element chosen with said scanning line, and a data holding element holding a data signal supplied from said data line by turn-on of this active element, And the 1st electrode layer that is provided with a light emitting device which emits light with current supplied from said current supply source line according to a data signal held at said data holding element, and drives said light emitting device by said active element, Comprise an organic luminous layer applied on said 1st electrode layer, and the 2nd electrode layer formed on said organic luminous layer, and from said 2nd electrode layer on said substrate in a lower layer. And a display having the 2nd connection electrode layer covered with an insulation or a protective film, and connecting said 2nd electrode layer to said 2nd connection electrode layer by a contact hole.

[Claim 2]The display comprising according to claim 1:

The 1st terminal pad that supplies a data signal to said data drive circuit from an external circuit at the outside of said viewing area of said substrate.

The 2nd terminal pad that supplies a scanning signal to said scan drive circuit.

The 3rd terminal pad that supplies current to said current supply source bus line.

The 4th terminal pad linked to said 2nd connection electrode layer.

[Claim 3]The display comprising according to claim 2:

A current supply source line leading-about line which connects to said 3rd terminal pad a current supply source line bus line which connects said current supply source line in common.

The 2nd electrode connection electrode leading-about line which connects said 2nd

connection electrode layer to said 4th pad.

[Claim 4]The display according to claim 1 or 2 providing said 1st [ the ] - the 4th terminal pad in one side of said substrate.

[Claim 5]The display according to claim 4 taking about in said neighborhood of 1 which carries out a current supply source wire-drawing time, and adjoins said one side of said substrate in a line and said 2nd electrode connection electrode leading-about line.

[Claim 6]The display according to claim 4 taking about to each of said both sides which carry out a current supply source wire-drawing time, and adjoin said neighborhood of 1 of said substrate in a line and said 2nd electrode connection electrode leading-about line.

[Claim 7]The display according to claim 1 or 2 providing said 3rd and 4th terminal pads in a neighborhood which provided said 1st and 2nd terminal pads of said substrate, and a neighborhood which counters.

[Claim 8]The display according to any one of claims 2 to 7 providing said 2nd connection electrode layer on said substrate outside said current supply source line bus line which connects said current supply source line in common.

[Claim 9]The display according to any one of claims 2 to 7 characterized by said thing [ that said 2nd connection electrode layer was connected to said current supply source line bus line ] which carried out the current supply source wire-drawing time, and provided outside a line on said substrate.

---

[Translation done.]

## \* NOTICES \*

JP0 and INPIT are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

## DETAILED DESCRIPTION

---

[Detailed Description of the Invention]

[0001]

[Field of the Invention]The pixel constituted from light emitting devices made to emit light by this invention's relating to an active matrix type display, especially sending current through luminous layers, such as an organic semiconductor film, such as EL (electroluminescence) element or an LED (light emitting diode) element, It is related with the display provided with the pixel circuit which controls the emission operating of this pixel.

[0002]

[Description of the Prior Art]In recent years, the demand of a personal computer, car navigation, Personal Digital Assistants, information-and-telecommunications apparatus, or these diversified products is growing with arrival of a highly informative society. The display device of a thin shape, a light weight, and low power consumption fits the displaying means of these products.

The display using electrooptics elements, such as a liquid crystal display or spontaneous light type EL element or LED, is used.

[0003]The display using a latter spontaneous light type electrooptics element has the features, like that visibility is good, having a large visual angle characteristic, and it is suitable for animation display by the high speed response, and it is thought that it is especially suitable for graphic display. progress of the network technology which makes possible rapid improvement and video communication of luminous efficiency has [ especially the display using the organic EL device (: called organic LED device -- it may call for short the following OLED) which makes an organic matter in recent years a luminous layer ] the high expectation for an OLED display conjointly. OLED has the diode structure which sandwiched the organic luminous layer by the electrode of two sheets.

[0004]In order to raise the power efficiency in the OLED display (display) constituted using such an OLED element, the active matrix driven which used the thin film transistor (it is also hereafter called TFT) as the switching element of a pixel is effective so that it may mention later. As art driven with active-matrix structure, an OLED display, For example, it writes in JP,4-328791,A, JP,8-241048,A, or a U.S. Pat. No. 5550066 specification, and is indicated by international Patent Gazette WO 98/No. 36407 etc. about driver voltage relations.

[0005]The typical pixel structure of an OLED display, the two thin film transistors TFT (the 1st TFT -- a switching transistor.) which are the 1st and the 2nd active element The 2nd TFT consists of a pixel driving circuit (henceforth a pixel circuit) which comprises a driver transistor and one capacitor (storage capacitance: data signal holding element), and controls the light emitting luminance of OLED by this pixel circuit. A pixel is arranged at each intersection which arranged the data line of M book with which a data signal (or picture signal) is supplied, and the scanning line (henceforth a gate line) of N book with which a scanning signal is supplied to the matrix of the N line xM sequence.

[0006]A sequential scanning signal (gating signal) is supplied to the gate line of N line at the drive of a pixel, a switching transistor is made into switch-on (turn-on), a vertical scan is finished once within the 1 frame period  $T_f$ , and turn-on voltage is again supplied to the first (1st line) gate line.

[0007]As for the time when turn-on voltage is supplied to one gate line, below  $T_f/N$  becomes in this drive system. Generally, 1 / about 60 seconds are used as a value of the 1 frame period  $T_f$ . When displaying one frame in the 2 fields, 1 field period is set to one half of 1 frame periods.

[0008]While turn-on voltage is supplied to a certain gate line, all the switching transistors connected to the data line will be in switch-on (ON state), and data voltage (picture voltage) is supplied to the data line of M sequence being simultaneous or one by one synchronizing with it. This is generally used with an active-matrix-liquid-crystal device.

[0009]Data voltage is turn-on voltage (turn-on is also only hereafter called one.) to a gate line. the same -- a turn-off -- only -- OFF -- calling -- while being supplied, it is stored in storage capacitance (capacitor) (held), and 1 frame period (or it is the same as that of 1 field period and the following) is mostly maintained at those values. The pressure value of storage capacitance specifies the gate voltage of a driver transistor.

[0010]Therefore, the current value which flows through a driver transistor is controlled, and luminescence of OLED is controlled. It is usual that it is 1 or less microsecond, and the response time until voltage is impressed to OLED and the luminescence starts can follow in footsteps of the early picture (video) of a motion. In order to supply current to a driver transistor, the current supply source line is formed and the current for a display according to the data signal held at storage capacitance is supplied from a current supply source line.

[0011]By the way, in the active matrix driven, that luminescence is performed over 1 frame period has realized the well head. As compared with the simple matrix driving which links the diode electrode of OLED with a scanning line and the data line directly, respectively, and drives it without providing TFT, the difference is clear.

[0012]In simple matrix driving, since current flows into OLED only in the period when the scanning line is chosen, in order to obtain luminosity equivalent to luminescence of 1 frame period only by luminescence of the short period, compared with an active matrix driven, one times the light emitting luminance of the abbreviated number of scanning lines is needed. Driver voltage and driving current must be enlarged inevitably, the loss of power consumption, such as generation of heat, becomes large, and power efficiency falls to it.

[0013]Thus, an active matrix driven is considered to be dominance from a viewpoint of reduction of power consumption compared with simple matrix driving.

[0014]

[Problem(s) to be Solved by the Invention]In the above-mentioned passive-matrix type display, the terminal pad for pulling out the scanning line and the data line which carried out crisscross arrangement to the viewing area on a substrate to the exterior of the viewing area concerned as it is, connecting with a drive circuit, and connecting a drive circuit with an external circuit is provided. However, it is difficult to apply such terminal composition to an active-matrix type display as it is.

[0015]Namely, in the OLED display of an active matrix driven. The current supply source to the capacitor for holding a display over 1 frame period, Connect one electrode of the capacitor concerned to the output terminal of a switching transistor, and the electrode of another side is connected to the common potential line for capacitors, or it has connected with the current supply source line which supplies current to OLED.

[0016]The block diagram and drawing 10 which explain typically the example of 1 composition of the conventional display in which drawing 9 used OLED are an explanatory view of the pixel configuration in drawing 9. Indicator AR which formed this display (image display device) on substrate SUB which consists of insulation materials, such as glass, by the matrix arrayed of two or more data-line DL and two or more gate lines GL, i.e., a scanning line, (among a figure) Data drive circuit DDR, scan drive circuit GDR, and current-supply circuit CSS are arranged around the inside enclosed with a dotted line, and it is constituted.

[0017]The shift register circuit, level shifter circuit which comprise the single channel type thin film transistor TFT of only the complementary circuit or N channel by the thin film transistor TFT of N channel type and P channel type, or P channel, [ DDR / data drive circuit ] It consists of analog switch circuits etc. Current-supply circuit CSS considers it only as a bus line, and it can be constituted also so that it may supply from an external power.

[0018]Drawing 9 is the method which formed the common potential line COML for capacitors in

indicator AR, and the electrode of said other end of a capacitor is connected to this common potential line COML. The common potential line COML is pulled out from the terminal COMT of the common-electric-potential supply bus line COMB by the external source of common electric potential. The method which did not form the common potential line COML but connected the capacitor to the current supply source line is also known.

[0019]The 1st thin film transistor TFT1 which is a switching transistor arranged to the field to which pixel PX was surrounded with data-line DL and the gate line GL as shown in drawing 10, the 2nd thin film transistor TFT2 which are driver transistors, the capacitor CPR, And it comprises the organic light emitting element OLED. The gate of thin film transistor TFT1 is connected to the gate line GL, and the drain is connected to data-line DL. The gate of thin film transistor TFT2 is connected to the source of thin film transistor TFT1, and one electrode (+ very) of the capacitor CPR is connected at this node.

[0020]Drawing 11 is a block diagram which illustrates further the composition of the display with the pixel configuration of drawing 10 of drawing 9. The drain of thin film transistor TFT2 is connected to current supply source line CSL, and source is connected to 1st electrode (here anode) AD of the organic light emitting element OLED. And the other end (- very) of the capacitor CPR is connected to the common potential line COML which branched from the common potential line bus line COMB. Data-line DL is driven by data drive circuit DDR, and the scanning line (gate line) GL is driven by scan drive circuit GDR. Current supply source line CSL is connected to the source of external current via current-supply circuit CSS or the terminal of drawing 8 via the current supply source bus line CSLB.

[0021]In drawing 10 and drawing 11, if one pixel PX is chosen with the scanning line GL and thin film transistor TFT1 carries out turn-on, the picture signal supplied from data-line DL will be accumulated in the capacitor CPR. And when thin film transistor TFT1 carries out a turn-off, thin film transistor TFT2 carries out turn-on, the current from current supply source line CSL flows into the organic light emitting element OLED, and this current continues over about 1 frame period. The current which flows at this time is prescribed by the signal charge accumulated in the capacitor CPR.

[0022]The operation level of the capacitor CPR is prescribed by the potential of the common potential line COML. Thereby, luminescence of a pixel is controlled. The current which flows out of the organic light emitting element OLED flows into the current drawing-out line which is not illustrated from negative pole CD.

[0023]In this method, since it is necessary to penetrate a part of picture element region, and to form the common potential line COML, the so-called decline in a numerical aperture will be brought about, and the improvement in a luminosity as the whole display will be controlled.

[0024]Drawing 12 is the same block diagram as drawing 11 which explains typically other examples of composition of the conventional display which used OLED. In this example,

although thin film transistor TFT1 which constitutes each pixel, TFT2, and the basic arrangement of the capacitor CPR are the same as that of drawing 9, it differs in that the other end of the capacitor CPR was connected to current supply source line CSL.

[0025]Namely, if one pixel PX is chosen with the scanning line GL and thin film transistor TFT1 carries out turn-on, When the picture signal supplied from data-line DL was accumulated in the capacitor CPR, thin film transistor TFT1 carried out the turn-off and thin film transistor TFT2 carries out turn-on, The current from current supply source line CSL flows into the organic light emitting element OLED, and this current continues over about 1 frame period (or 1 field period) like drawing 10. The current which flows at this time is prescribed by the signal charge accumulated in the capacitor CPR. The operation level of the capacitor CPR is prescribed by the potential of current supply source line CSL. Thereby, luminescence of a pixel is controlled.

[0026]In this kind explained by drawing 9 - drawing 12 of display, The source electrode of thin film transistor TFT2 used as 1st electrode (for example, it is also called anode and electrode layer of the following 1st) AD of the organic light emitting element OLED is formed with conductive thin films, such as ITO (indium tin oxide), and 1st electrode AD of each pixel PX is separated individually.

[0027]Since 2nd electrode (for example, it is also called negative pole and electrode layer of the following 2nd) CD that constitutes a light emitting device is located in the top layer of an element, it has a possibility that the open air may be touched on directly and corrosion may arise. Usually, the 2nd electrode layer is formed in the common poor film about all the pixels, and needs to take connection electrically with the exterior. When the drawer of the terminal for the current supply source to this 2nd electrode layer CD is directly carried out to the terminal area (terminal pad) of a substrate by extension of the 2nd electrode layer concerned, near [ that ] the terminal area, generating of corrosion takes place easily by contact with the open air.

[0028]Drawing 13 is a sectional view explaining the structure near 1 pixel of a display where the organic light emitting element was used. The polysilicon semiconductor layer PSI to which this display makes low temperature polysilicon suitable on glass substrate SUB, 1st insulating-layer IS1, gate wire [ which is scanning wiring ] (gate electrode) GL, and 2nd insulating-layer IS2, source electrode SD [ which was formed with aluminum wiring ], and 3rd insulating-layer IS3, the protective film PSV, 1st electrode layer AD, organic luminous layer OLE, and 2nd electrode layer CD are accumulated, and it is constituted.

[0029]If the polysilicon semiconductor layer PSI and the thin film transistor (this thin film transistor is a driver transistor) which comprises gate wire GL and source electrode SD are chosen, The organic light emitting element formed with 1st electrode layer AD, organic luminous layer OLE, and 2nd electrode layer CD linked to source electrode SD emits light, and the light L is emitted outside from the substrate SUB side.



[0030]If 2nd electrode layer CD of the pixel concerned has partial corrosion and degradation at this time, the current which flows from current supply source line CSL is not fully supplied, or the pixel concerned will be bypassed and it will flow, and luminescence becomes insufficient or light will be emitted at all. As a result, display failures, such as what is called a point defect and a field defect, are brought about.

[0031]The purpose of this invention improves the feed structure to the 2nd electrode layer that constitutes a pixel, prevents the corrosion of the 2nd electrode layer, and there is in providing the display which enabled the quality display.

[0032]

[Means for Solving the Problem]In order to attain the above-mentioned purpose, this invention formed the 2nd connection electrode layer on a substrate, connected the 2nd electrode layer to this 2nd connection electrode layer by a contact hole, and a leader of the 2nd electrode layer used it as lower layer wiring covered with a protective film on a substrate.

[0033]By having had this composition, corrosion of the negative pole is prevented and a display of high-reliability which enabled a quality display is provided. It is as follows when a more concrete example of composition of this invention is described. Namely, it has a pixel for every intersection of two or more data lines which intersect two or more scanning lines by which the matrix arrayed was carried out into a viewing area on (1) board, and said two or more scanning lines, Equip said pixel with a current supply source line which supplies current for a display, and said pixel, An active element chosen with said scanning line, and a data holding element holding a data signal supplied from said data line by turn-on of this active element, And the 1st electrode layer that is provided with a light emitting device which emits light with current supplied from said current supply source line according to a data signal held at said data holding element, and drives said light emitting device by said active element, Comprise an organic luminous layer applied on said 1st electrode layer, and the 2nd electrode layer formed on said organic luminous layer, and from said 2nd electrode layer on said substrate in a lower layer. And it has the 2nd connection electrode layer covered with an insulation or a protective film, and said 2nd electrode layer was connected to said 2nd connection electrode layer by a contact hole.

[0034]The 1st terminal pad that supplies a data signal to said data drive circuit from an external circuit in (2) and (1) at the outside of said viewing area of said substrate, It had the 2nd terminal pad that supplies a scanning signal to said scan drive circuit, the 3rd terminal pad that supplies current to said current supply source bus line, and the 4th terminal pad linked to said 2nd connection electrode layer.

[0035]In (3) and (2), it had the 2nd electrode connection electrode leading-about [ which connects a line and said 2nd connection electrode layer to said 4th pad by carrying out a current supply source wire-drawing time ] line which connects to said 3rd terminal pad a

current supply source line bus line which connects said current supply source line in common.  
[0036]In (4), (1), or (2), said 1st [ the ] - the 4th terminal pad were provided in one side of said substrate.

[0037]In (5) and (4), it took about in a neighborhood of said 1 which adjoins said one side of said substrate in a line and said 2nd electrode connection electrode leading-about line by carrying out a current supply source wire-drawing time.

[0038]In (6) and (4), it took about to said each of both sides which adjoin said neighborhood of 1 of said substrate in a line and said 2nd electrode connection electrode leading-about line by carrying out a current supply source wire-drawing time.

[0039]In (7), (1), or (2), said 3rd and 4th terminal pads were provided in a neighborhood which provided said 1st and 2nd terminal pads of said substrate, and a neighborhood which counters.

[0040]It set they to be [ any of (8) and (2) - (7) ], and said 2nd connection electrode layer was provided on said substrate outside said current supply source line bus line which connects said current supply source line in common.

[0041]It set they to be [ any of (9) and (2) - (7) ], and said 2nd connection electrode layer was provided on said substrate outside said current supply source line leading-about line where it was connected to said current supply source line bus line.

[0042]It cannot be overemphasized that various change is possible without not limiting this invention to composition of the above-mentioned example constituted and mentioned later, and deviating from technical thought of this invention. Other purposes and composition of this invention will become clear from a statement of an embodiment mentioned later.

[0043]

[Embodiment of the Invention]Hereafter, with reference to the drawing of an example, it explains in detail about an embodiment of the invention. Although not illustrated, the organic luminous layer which it has in each pixel explained henceforth is the luminosity proportional to a current value, And there are a thing to which make light emit by the color (white is also included) depending on the organic materials, and monochrome or a colored presentation is made to perform, and a thing which makes a colored presentation perform to the organic layer of white light combining light filters, such as red, green, and blue.

[0044]Drawing 1 is a block diagram which illustrates typically the composition of the 1st example of the display by this invention. The display of this example has scan drive circuit GDR and data drive circuit DDR on glass substrate SUB.

[0045]And 1 pixel is formed in data-line DL driven by the scanning line GL driven by scan drive circuit GDR formed in the matrix (scanned), and data drive circuit DDR, and the field surrounded by current supply source line CSL. Terminal pad PAD1 for supplying the signal and voltage from an external circuit to scan drive circuit GDR and data drive circuit DDR and

PAD2 are formed in the neighborhood of one of substrate SUB.

[0046]Drawing 2 is a lineblock diagram of the 1-pixel pixel circuit in drawing 1. 1 pixel of outline composition of this example is formed in the field surrounded by data-line DL (m+1), the scanning line GL (n+1), GL (n), and current supply source line CSL. Here, the scanning line scanned now (chosen) is explained as GL (n+1).

[0047]Its attention is paid to pixel PX among two or more pixels chosen with the scanning line GL (n+1). A switching transistor and thin film transistor TFT of \*\* 2nd are driver transistors thin film transistor TFT of \*\* 1st which is active element. The 1st gate of thin film transistor TFT1 is connected to the scanning line GL (n+1), the drain is connected to data-line DL (m+1), and source is connected to the gate of 2nd thin film transistor TFT2.

[0048]The 2nd drain of thin film transistor TFT2 is connected to current supply source line CSL to which current is supplied from current supply source line bus-line CSB shown in drawing 1. And the source is connected to 1st electrode layer AD of OLED24. One terminal of the capacitor CPR as a data signal holding element is connected with the 1st source of thin film transistor TFT1 at the node of the 2nd gate of thin film transistor TFT2, and the terminal of another side is connected to the last scanning line GL (n).

[0049]In 1 pixel of circuitry shown in drawing 2, one terminal of the capacitor CPR connected with the 1st source of thin film transistor TFT1 at the node of the 2nd gate of thin film transistor TFT2 is + pole, and the terminal of another side connected to the scanning line GL (n) is - pole.

[0050]The organic light emitting element OLED is the composition which sandwiched the organic luminous layer (not shown) between 1st electrode layer AD and 2nd electrode layer CD, 1st electrode layer AD was connected to the 2nd source electrode of thin film transistor TFT2, and 2nd electrode layer CD was formed over all the pixels, and is connected to the 2nd connection electrode layer CNTB of drawing 1.

[0051]This 2nd connection electrode layer CNTB is what is called current drawing-out wiring (electrode), It is formed in the lower layer of a substrate at said terminal pad PAD1, PAD2, and a same layer, 2nd electrode layer CD is connected in the contact hole CNT, and it is connected to terminal PAD4 formed in said terminal pad PAD1, PAD2, and a same layer with the 2nd electrode connection electrode leading-out line CNTL.

[0052]It is connected to terminal PAD3 which carried out the current supply source wire-drawing time also of the current supply source line CSL which is wiring of the 1st electrode layer to current supply source line bus-line CSB, and was formed in said terminal pad PAD1, PAD2, and a same layer with the line CSLL. The 2nd connection electrode layer CNTB of the above is arranged rather than current supply source line bus-line CSB the outside of a substrate, and inside sealing region SL of the substrate shown by the dotted line.

[0053]Thus, the 2nd connection electrode layer CNTB that connects 2nd electrode layer CD in

the contact hole CNT rather than current supply source line bus-line CSB on the outside of substrate SUB. And the layout on the substrate in the method which connects with an external circuit via a flexible printed circuit board by having arranged inside a seal area at one side becomes easy.

[0054]It is written in KONDESA CPR by the 1st turn-on of thin film transistor TFT1, As charge quantity. The held data signal the current from current supply source line CSL as a current amount controlled by charge quantity (the gradation of a data signal is shown) held at the capacitor CPR concerned by the 2nd [ accompanying the 1st turn-off of thin film transistor TFT1 ] turn-on of thin film transistor TFT2. It passes to organic light emitting element OLE.

[0055]The organic light emitting element OLED emits light by the color depending on the material of organic luminous layer OLE which is the luminosity mostly proportional to the current amount supplied, and constitutes the organic light emitting element concerned. In the case of a colored presentation, organic luminous layer material is usually changed for every red and green and blue pixel, or it uses the combination of a white organic luminous layer material and the light filter of each color.

[0056]Analog quantity or the digital variable of time sharing may be sufficient as how to give a data signal. Gradation control may combine red and the area gradation system which divided the area of each green and blue pixel.

[0057]In this example, current supply source line bus-line CSB, The current which flows out of 2nd electrode layer CD after the emission operating of each pixel circuit. It constitutes from the 2nd connection electrode layer CNTB that is the current drawing-out wiring which was formed in the lower layer of a substrate, and which was formed [ all the / pixel ] so that it may be made to flow out of terminal pad PAD4 into an external circuit with the 2nd electrode connection electrode leading-about line CNTL.

[0058]Therefore, in this example, 2nd electrode layer CD common to all the pixels poor-formed in the upper layer is connected to the 2nd connection electrode layer CNTB in the contact hole CNT. The 2nd electrode connection electrode leading-about line CNTL is formed in the 2nd connection electrode layer CNTB and a same layer.

[0059]Usually, in this kind of display, in order to secure reliability, the sealing structure which used the can etc. is adopted. The seal area for pasting up this closure canning is established in substrate SUB. The 2nd above-mentioned connection electrode layer CNTB and the 2nd electrode connection electrode leading-about line CNTL are formed inside this seal area. And the 2nd above-mentioned connection electrode layer CNTB is arranged on the outside of current supply source line bus-line CSB at least.

[0060]Since the 2nd connection electrode layer CNTB of the above is formed in the lower layer of a substrate and an insulating layer and a protective film are laminated on it, The 2nd electrode and since contact with the open air also including the 2nd electrode connection

electrode leading-about line is lost preferably and the corrosion is prevented the 2nd connection electrode layer, reliability can improve and the display which enabled the quality display can be provided. Although one may be sufficient as the number of the above-mentioned contact hole, since the provided direction can stabilize for it and send more current, it has been provided by this example. [ two or more ]

[0061]The mimetic diagram near [ where drawing 3 explains the luminescence mechanism of the display by this invention ] 1 pixel, and drawing 4 are the mimetic diagrams explaining the connection section of the 2nd electrode layer and the 2nd connection electrode layer. The same reference mark as drawing 1 corresponds to identical parts. The arrow shown with the reference mark I in a figure shows the course of the current which contributes to luminescence.

[0062]Thin film transistor TFT2 is a driver transistor. When this thin film transistor TFT2 is chosen with the gate line GL, from the current supply source line which branched from the current supply source line bus line. The current I of the current value of the gradation according to the data signal held at the capacitor is supplied to 1st electrode layer AD of the organic light emitting element OLED through the thin film transistor TFT2 concerned.

[0063]The electron from 2nd electrode layer CD and the hole from 1st electrode layer AD recombine the organic light emitting element OLED within the organic luminous layer OLE, and it emits light in the light L of a spectrum according to the material property of the organic luminous layer OLE concerned. Although 1st electrode layer AD is independent for every pixel, 2nd electrode layer CD is formed in the shape of a poor film about all the pixels. The current I which passed along the organic light emitting element OLED from thin film transistor TFT2 flows out of the 2nd electrode connection electrode leading-about line CNTL of drawing 1 into terminal pad PAD4 through the 2nd connection electrode layer CNTB shown in drawing 4 from 2nd electrode layer CD. The matrix arrayed of a majority of such pixels is carried out, and a two-dimensional display is constituted.

[0064]Drawing 5 is a block diagram which illustrates typically the composition of the 2nd example of the display by this invention. The same reference mark as drawing 1 corresponds to the same functional division. Two terminal pad PAD3 of current supply source line bus-line CSB and PAD3' which connect current supply source line CSL in this example, And terminal pad PAD4 of the 2nd connection electrode layer CNTB was provided in the neighborhood of 1 of the substrate with which terminal pad PAD1 of a data drive circuit and terminal pad PAD2 of scan drive circuit GDR are arranged, and the neighborhood of the opposite hand.

[0065]The layout on a substrate becomes easy by being the outside of substrate SUB and having arranged the 2nd connection electrode layer CNTB that connects 2nd electrode layer CD in the contact hole CNT inside a seal area rather than current supply source line bus-line CSB, also by this example.

[0066]The current supply source line leading-about line CSLL taken about like this example to current supply source line bus-line CSB to the terminal pad PAD3, and PAD3'. And since the leading-about length on the substrate of the 2nd electrode connection electrode leading-about line CNTL which connects between terminal pad PAD4 with the 2nd connection electrode layer CNTB becomes short, a more uniform current supply source and current drawing out become possible. The emission distribution in a viewing area becomes uniform by this, and a more nearly quality display is obtained. It may be either, although a current supply source wire-drawing time is carried out and the line CSLL is made into two. As shown in drawing 5, a current supply source wire-drawing time is carried out, and when current supply source line bus-line CSB reaches on the other hand, and the drawer of the line CSLL is carried out from another side, respectively and it is made into two, it is effective in symmetry becoming good.

[0067]By this example, the 2nd connection electrode layer CNTB that connects 2nd electrode layer CD in the contact hole CNT rather than current supply source line bus-line CSB on the outside of substrate SUB. And the layout on the substrate in the method which connects with an external circuit by two sides which counter via a flexible printed circuit board by having arranged inside a seal area becomes easy.

[0068]By having had composition of this example, since a circuit pattern [ / near the seal area ] decreases, the shelter of the UV light at the time of carrying out UV curing of the sealing material can decrease, and the sealing material concerned can be stiffened effectively. Positive closure is attained by this and the reliability of a display can be improved further.

[0069]Drawing 6 is a block diagram which illustrates typically the composition of the 3rd example of the display by this invention. The same reference mark as drawing 1 corresponds to the same functional division. In this example. Pad PAD3 of current supply source line bus-line CSB and terminal pad PAD4 of the 2nd connection electrode layer CNTB which connect current supply source line CSL were distributed and provided in the both ends of the neighborhood of 1 of the substrate with which terminal pad PAD1 of a data drive circuit and terminal pad PAD2 of scan drive circuit GDR are arranged.

[0070]Like said 1st [ the ] - the 2nd example, rather than current supply source line bus-line CSB, it is the outside of substrate SUB and the 2nd connection electrode layer CNTB that connects 2nd electrode layer CD in the contact hole CNT has been arranged inside a seal area. Since other composition is the same as that of drawing 1, repeated explanation is omitted.

[0071]Also by this example, the 2nd connection electrode layer CNTB that connects 2nd electrode layer CD in the contact hole CNT rather than current supply source line bus-line CSB on the outside of substrate SUB. And the layout on the substrate in the method which connects with an external circuit via a flexible printed circuit board by having arranged inside a seal area at one side becomes easy.

[0072]Drawing 7 is a block diagram which illustrates typically the composition of the 4th example of the display by this invention. The same reference mark as drawing 1 corresponds to the same functional division. In this example, Pad PAD3 of current supply source line bus-line CSB and terminal pad PAD4 of the 2nd connection electrode layer CNTB which connect current supply source line CSL were provided in the neighborhood of 1 of the substrate with which terminal pad PAD1 of a data drive circuit and terminal pad PAD2 of scan drive circuit GDR are arranged, and the neighborhood of the opposite hand.

[0073]Like said 1st [ the ] - the 3rd example, rather than current supply source line bus-line CSB, it is the outside of substrate SUB and the 2nd connection electrode layer CNTB that connects 2nd electrode layer CD in the contact hole CNT has been arranged inside a seal area.

[0074]Also by this example, the 2nd connection electrode layer CNTB that connects 2nd electrode layer CD in the contact hole CNT rather than current supply source line bus-line CSB on the outside of substrate SUB. And the layout on the substrate in the method which connects with an external circuit by two sides which counter via a flexible printed circuit board by having arranged inside a seal area becomes easy. Since other composition is the same as that of drawing 6, repeated explanation is omitted.

[0075]The current supply source line leading-about line CSLL taken about from current supply source line bus-line CSB to the terminal pad PAD3 like this example. And since the leading-about length on the substrate of the 2nd electrode connection electrode leading-about line CNTL which connects between terminal pad PAD4 with the 2nd connection electrode layer CNTB becomes short, a more uniform current supply source and current drawing out become possible. The emission distribution in a viewing area becomes uniform by this, and a more nearly quality display is obtained.

[0076]By having had composition of this example, since a circuit pattern [ / near the seal area ] decreases, the shelter of the UV light at the time of carrying out UV curing of the sealing material can decrease, and the sealing material concerned can be stiffened effectively. Positive closure is attained by this and the reliability of a display can be improved further.

[0077]In the 2nd explained above - the 4th example, a current supply source wire-drawing time is carried out, and the line CSLL and the 2nd electrode connection electrode leading-about line CNTL can form wiring of respectively sufficient thickness for the large field on a substrate which is a current path, and can secure a stable current path. Especially, like the 2nd example and the 4th example, when the distance between pads is short, a more stable current path can be secured.

[0078]Drawing 8 is a block diagram which illustrates typically the composition of the 5th example of the display by this invention. The same reference mark as drawing 1 corresponds to the same functional division. In this example, on the substrate, the neighborhood which has

arranged terminal PAD 1-4 was adjoined, and the 2nd connection electrode layer CNTB was formed with said gate scan drive circuit GDR the neighborhood of an opposite hand, and outside said current supply source line leading-about line CSLL.

[0079]By this example, the 2nd connection electrode layer CNTB that connects 2nd electrode layer CD in the contact hole CNT from the current supply source line leading-about line CSLL which takes about current supply source line bus-line CSB to terminal pad PAD3 on the outside of substrate SUB. And by having arranged inside a seal area, it becomes gate scan drive circuit GDR and a layout of symmetrical arrangement, and can be considered as the arrangement which balance was able to take as a whole. Since other composition is the same as that of drawing 1, repeated explanation is omitted.

[0080]Like this example, since the leading-about length on the substrate of terminal pad PAD4 and the 2nd electrode connection electrode leading-about line CNTL becomes short, a more uniform current supply source and current drawing out become possible. The emission distribution in a viewing area becomes uniform by this, and a more nearly quality display is obtained.

[0081]Although each of above-mentioned examples can make each of the 1st electrode layer and the 2nd electrode layer correspond to catholyte and a positive electrode layer, this invention is applicable similarly to the structure which replaced these. This invention is not restricted to the display using the above-mentioned OLED, and can be applied like other displays which display by the same emission operating as OLED.

[0082]

[Effect of the Invention]As explained above, according to this invention, since corrosion the electrode layer which constitutes the pixel of a display, and near [ its ] the terminal is prevented, there is no generating of display failure. Current can stably and fully be supplied through a current supply source line, and the display which enabled the quality display can be provided.

---

[Translation done.]



## \* NOTICES \*

JP0 and INPIT are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

## DESCRIPTION OF DRAWINGS

---

[Brief Description of the Drawings]

[Drawing 1]It is a block diagram which illustrates typically the composition of the 1st example of the display by this invention.

[Drawing 2]It is a lineblock diagram of the 1-pixel pixel circuit in drawing 1.

[Drawing 3]It is a mimetic diagram explaining the luminescence mechanism of the display by this invention near 1 pixel.

[Drawing 4]It is a mimetic diagram explaining the connection section of the 2nd electrode layer of a display and the 2nd connection electrode layer by this invention.

[Drawing 5]It is a block diagram which illustrates typically the composition of the 2nd example of the display by this invention.

[Drawing 6]It is a block diagram which illustrates typically the composition of the 3rd example of the display by this invention.

[Drawing 7]It is a block diagram which illustrates typically the composition of the 4th example of the display by this invention.

[Drawing 8]It is a block diagram which illustrates typically the composition of the 5th example of the display by this invention.

[Drawing 9]It is a block diagram explaining the example of composition of the conventional display using an organic light emitting element.

[Drawing 10]It is an explanatory view of the pixel configuration in drawing 9.

[Drawing 11]It is a block diagram which illustrates further the composition of the display with the pixel configuration of drawing 10 of drawing 9.

[Drawing 12]It is the same block diagram as drawing 11 which explains typically other examples of composition of the conventional display using an organic light emitting element.

[Drawing 13]It is a sectional view explaining the structure near 1 pixel of the display using an organic light emitting element.

**[Description of Notations]****SUB Substrate****GL gate line (scanning line)****DL data line****CSL Current supply source line****CSB Current supply source line bus line****CSLL A current supply source wire-drawing time is carried out, and it is a line.****CD Negative pole****CDT Contact hole****CNTB Negative pole connection electrode layer****CNTL Negative pole bonding electrode leading-about line****AD Anode****OLE Organic luminous layer****OLED Organic light emitting element.**

---

**[Translation done.]**

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-287663

(P2002-287663A)

(43) 公開日 平成14年10月4日 (2002.10.4)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テマコード* (参考)
G 0 9 F 9/30	3 3 0	G 0 9 F 9/30	3 3 0 Z 3 K 0 0 7
	3 3 8		3 3 8 5 C 0 9 4
	3 6 5		3 6 5 Z
H 0 5 B 33/08		H 0 5 B 33/08	
33/14		33/14	A
		審査請求 未請求 請求項の数9	OL (全 12 頁)

(21) 出願番号 特願2001-92836(P2001-92836)

(22) 出願日 平成13年3月28日 (2001.3.28)

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 佐藤 敏浩

千葉県茂原市早野3300番地 株式会社日立  
製作所ディスプレイグループ内

(72) 発明者 金子 好之

千葉県茂原市早野3300番地 株式会社日立  
製作所ディスプレイグループ内

(74) 代理人 100093506

弁理士 小野寺 洋二

最終頁に続く

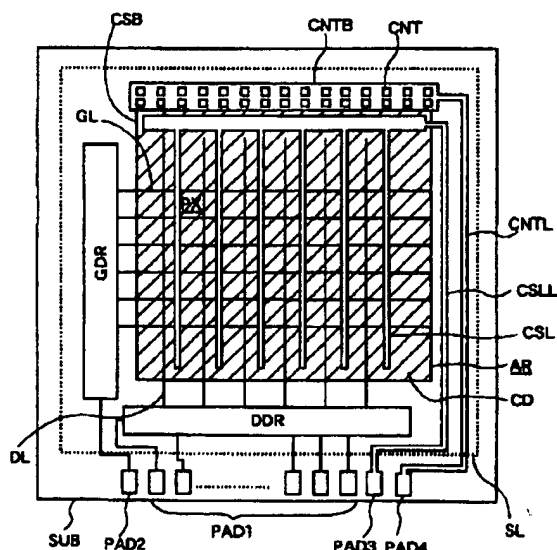
(54) 【発明の名称】 表示装置

(57) 【要約】

【課題】画素を構成する一方の電極への給電構造を改良して当該電極の腐食を防止し、高品質の表示を可能とする。

【解決手段】アクティブ素子で駆動される第1の電極層と、この第1の電極層上に塗布された有機発光層および有機発光層上に形成された第2の電極層C Dを有する発光素子で構成した表示装置の基板S U B上に、上記第2の電極層C Dより下層で、かつ絶縁や保護膜で被覆された第2電極接続電極層C N T Bを設け、第2の電極層C DをコンタクトホールC N Tで第2電極接続電極層C N T Bに接続した。

図 1



## 【特許請求の範囲】

【請求項 1】基板上の表示領域内にマトリクス配列された複数の走査線と前記複数の走査線に交差する複数のデータ線の交差部毎に画素を有し、前記画素に表示のための電流を供給する電流供給線を備え、

前記画素は、前記走査線で選択されるアクティブ素子と、このアクティブ素子のターンオンで前記データ線から供給されるデータ信号を保持するデータ保持素子、および前記データ保持素子に保持されたデータ信号にしたがって前記電流供給線から供給される電流で発光する発光素子とを備え、

前記発光素子は前記アクティブ素子で駆動される第 1 の電極層と、前記第 1 の電極層上に塗布された有機発光層と、前記有機発光層上に形成された第 2 の電極層で構成され、

前記基板上に前記第 2 の電極層より下層で、かつ絶縁もしくは保護膜で被覆された第 2 電極接続電極層を有し、前記第 2 の電極層をコンタクトホールにより前記第 2 電極接続電極層に接続したことを特徴とする表示装置。

【請求項 2】前記基板の前記表示領域の外側に、外部回路から前記データ駆動回路にデータ信号を供給する第 1 の端子パッドと、前記走査駆動回路に走査信号を供給する第 2 の端子パッドと、前記電流供給バスラインに電流を供給する第 3 の端子パッドと、前記第 2 電極接続電極層に接続する第 4 の端子パッドを備えたことを特徴とする請求項 1 に記載の表示装置。

【請求項 3】前記電流供給線を共通に接続する電流供給線バスラインを前記第 3 の端子パッドに接続する電流供給線引回しラインと、

前記第 2 電極接続電極層を前記第 4 のパッドに接続する第 2 電極接続電極引き回しラインとを有することを特徴とする請求項 2 に記載の表示装置。

【請求項 4】前記第 1 ～第 4 の端子パッドを前記基板の 1 辺に設けたことを特徴とする請求項 1 または 2 に記載の表示装置。

【請求項 5】前記電流供給線引回しラインと前記第 2 電極接続電極引き回しラインを前記基板の前記 1 辺に隣接する一辺に引回したことを特徴とする請求項 4 に記載の表示装置。

【請求項 6】前記電流供給線引回しラインと前記第 2 電極接続電極引き回しラインとを前記基板の前記一の辺に隣接する両辺のそれぞれに引回したことを特徴とする請求項 4 に記載の表示装置。

【請求項 7】前記第 3 および第 4 の端子パッドを前記基板の前記第 1 および第 2 の端子パッドを設けた辺と対向する辺に設けたことを特徴とする請求項 1 または 2 に記載の表示装置。

【請求項 8】前記基板上で、前記第 2 電極接続電極層を前記電流供給線を共通に接続する前記電流供給線バスラインよりも外側に設けたことを特徴とする請求項 2 ～ 7

の何れかに記載の表示装置。

【請求項 9】前記基板上で、前記第 2 電極接続電極層を前記電流供給線バスラインに接続された前記電流供給線引回しラインよりも外側に設けたことを特徴とする請求項 2 ～ 7 の何れかに記載の表示装置。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、アクティブ・マトリクス型表示装置に係り、特に有機半導体膜などの発光層に電流を流すことによって発光させる EL（エレクトロルミネッセンス）素子または LED（発光ダイオード）素子等の発光素子で構成した画素と、この画素の発光動作を制御する画素回路を備えた表示装置に関する。

【0002】

【従来の技術】近年、高度情報化社会の到来に伴い、パーソナルコンピュータ、カーナビ、携帯情報端末、情報通信機器あるいはこれらの複合製品の需要が増大している。これらの製品の表示手段には、薄型、軽量、低消費電力のディスプレイデバイスが適しており、液晶表示装置あるいは自発光型の EL 素子または LED などの電気光学素子を用いた表示装置が用いられている。

【0003】後者の自発光型の電気光学素子を用いた表示装置は、視認性がよいこと、広い視角特性を有すること、高速応答で動画表示に適していることなどの特徴があり、映像表示には特に好適と考えられている。特に、近年の有機物を発光層とする有機 EL 素子（有機 LED 素子とも言う：以下 OLED と略称する場合もある）を用いたディスプレイは発光効率の急速な向上と映像通信を可能にするネットワーク技術の進展とが相まって、OLED ディスプレイへの期待が高い。OLED は有機発光層を 2 枚の電極で挟んだダイオード構造を有する。

【0004】このような OLED 素子を用いて構成した OLED ディスプレイ（表示装置）における電力効率を高めるためには、後述するように、薄膜トランジスタ（以下、TFT とも称する）を画素のスイッチング素子としたアクティブ・マトリクス駆動が有効である。OLED ディスプレイをアクティブ・マトリクス構造で駆動する技術としては、例えば、特開平 4-328791 号公報、特開平 8-241048 号公報、あるいは米国特許第 5550066 号明細書などに記載されており、また、駆動電圧関係については国際特許公報 WO98/36407 号などに開示されている。

【0005】OLED ディスプレイの典型的な画素構造は、第 1 と第 2 のアクティブ素子である 2 つの薄膜トランジスタ TFT（第 1 の TFT はスイッチングトランジスタ、第 2 の TFT はドライバトランジスタ）と 1 つのコンデンサ（蓄積容量：データ信号保持素子）で構成される画素駆動回路（以下、画素回路とも言う）からなり、この画素回路により OLED の発光輝度を制御する。画素はデータ信号（または、画像信号）が供給され

るM本のデータ線と、走査信号が供給されるN本の走査線（以下、ゲート線とも言う）をN行×M列のマトリクスに配列した各交差部に配置される。

【0006】画素の駆動には、N行のゲート線に順次走査信号（ゲート信号）を供給してスイッチングトランジスタを導通状態に（ターンオン）し、1フレーム期間Tf内に垂直方向の走査を1回終えて、再び最初（1行目）のゲート線にターンオン電圧を供給する。

【0007】この駆動方式では、1本のゲート線にターンオン電圧が供給される時間はTf/N以下となる。一般的には、1フレーム期間Tfの値としては1/60秒程度が用いられる。なお、1フレームを2フィールドで表示する場合は、1フィールド期間は1フレーム期間の1/2となる。

【0008】あるゲート線にターンオン電圧が供給されている間は、そのデータ線に接続されたスイッチングトランジスタは全て導通状態（オン状態）となり、それに同期してM列のデータ線に同時にまたは順次にデータ電圧（画像電圧）が供給される。これはアクティブ・マトリクス液晶装置で一般的に用いられているものである。

【0009】データ電圧はゲート線にターンオン電圧（以下、ターンオンを単にオンとも称する。同様に、ターンオフを単にオフとも称する）が供給されている間に蓄積容量（コンデンサ）に蓄えられ（保持され）、1フレーム期間（もしくは、1フィールド期間、以下同様）はほぼそれらの値に保たれる。蓄積容量の電圧値は、ドライバトランジスタのゲート電圧を規定する。

【0010】したがって、ドライバトランジスタを流れる電流値が制御されてOLEDの発光が制御される。OLEDに電圧が印加されて、その発光が始まるまでの応答時間は1μs以下であることが通常であり、動きの早い画像（動画像）にも追従できる。ドライバトランジスタに電流を供給するために、電流供給線が設けられており、蓄積容量に保持されたデータ信号に応じた表示用の電流が電流供給線から供給される。

【0011】ところで、アクティブ・マトリクス駆動では、1フレーム期間にわたって発光が行われることで高効率を実現している。TFTを設けずに、OLEDのダイオード電極をそれぞれ走査線、データ線に直結して駆動する単純マトリクス駆動と比較すると、その差異は明確である。

【0012】単純マトリクス駆動では、走査線が選択されている期間にのみOLEDに電流が流れるので、その短い期間の発光のみで1フレーム期間の発光と同等の輝度を得るためには、アクティブ・マトリクス駆動に比べて略走査線数倍の発光輝度が必要となる。それには、必然的に駆動電圧、駆動電流を大きくしなければならず、発熱などの消費電力の損失が大きくなって電力効率が低下する。

【0013】このように、アクティブ・マトリクス駆動

は、単純マトリクス駆動に比べて消費電力の低減の観点から優位であると考えられる。

【0014】

【発明が解決しようとする課題】上記した単純マトリクス型の表示装置では、基板上の表示領域に交差配置した走査線とデータ線をそのまま当該表示領域の外部に引き出して駆動回路に接続し、駆動回路を外部回路と接続するための端子パッドを設けている。しかし、このような端子構成をアクティブ・マトリクス型の表示装置にそのまま適用することは困難である。

【0015】すなわち、アクティブ・マトリクス駆動のOLED表示装置では、1フレーム期間にわたって表示を保持するためのコンデンサへの電流供給を、当該コンデンサの一方の電極をスイッチングトランジスタの出力端子に接続し、他方の電極をコンデンサ用の共通電位線に接続したり、あるいはOLEDに電流を供給する電流供給線に接続している。

【0016】図9はOLEDを用いた従来の表示装置の1構成例を模式的に説明するブロック図、図10は図9における画素構成の説明図である。この表示装置（画像表示装置）は、ガラス等の絶縁材からなる基板SUB上に複数のデータ線DLと複数のゲート線すなわち走査線GLとのマトリクス配列で形成した表示部AR（図中、点線で囲った内部）の周囲にデータ駆動回路DDR、走査駆動回路GDR、電流供給回路CSSを配置して構成されている。

【0017】データ駆動回路DDRはNチャンネル型とPチャンネル型の薄膜トランジスタTFTによる相補型回路またはNチャンネルのみかPチャンネルのみの単チャンネル型の薄膜トランジスタTFTで構成されるシフトレジスタ回路、レベルシフト回路、アナログスイッチ回路などからなる。なお、電流供給回路CSSはバスラインのみとし、外部電源から供給するようにも構成できる。

【0018】図9は表示部ARにコンデンサ用の共通電位線COMLを設けた方式であり、コンデンサの前記他端の電極は、この共通電位線COMLに接続される。共通電位線COMLは共通電位供給バスラインCOMBの端子COMTから外部の共通電位源に引き出されている。なお、共通電位線COMLを設けず、コンデンサを電流供給線に接続した方式も既知である。

【0019】図10に示したように、画素PXはデータ線DLとゲート線GLで囲まれた領域に配置されたスイッチングトランジスタである第1の薄膜トランジスタTFT1、ドライバトランジスタである第2の薄膜トランジスタTFT2、コンデンサCPR、および有機発光素子OLEDで構成される。薄膜トランジスタTFT1のゲートはゲート線GLに、ドレインはデータ線DLに接続されている。薄膜トランジスタTFT2のゲートは薄膜トランジスタTFT1のソースに接続され、この接続

10

20

30

40

50

点にコンデンサCPRの一方の電極（＋極）が接続されている。

【0020】図11は図10の画素構成をもつ図9の表示装置の構成をさらに説明するブロック図である。薄膜トランジスタTFT2のドレインは電流供給線CSLに、ソースは有機発光素子OLEDの第1の電極（ここでは陽極）ADに接続されている。そして、コンデンサCPRの他端（－極）は共通電位線バスラインCOMBから分岐した共通電位線COMLに接続されている。データ線DLはデータ駆動回路DDRで駆動され、走査線（ゲート線）GLは走査駆動回路GDRで駆動される。また、電流供給線CSLは電流供給バスラインCSLBを介して図8の電流供給回路CSSあるいは端子を介して外部電流源に接続している。

【0021】図10と図11において、1つの画素PXが走査線GLで選択されて薄膜トランジスタTFT1がターンオンすると、データ線DLから供給される画像信号がコンデンサCPRに蓄積される。そして、薄膜トランジスタTFT1がターンオフした時点で薄膜トランジスタTFT2がターンオンし、電流供給線CSLからの電流が有機発光素子OLEDに流れ、ほぼ1フレーム期間にわたってこの電流が持続する。このとき流れる電流はコンデンサCPRに蓄積されている信号電荷で規定される。

【0022】コンデンサCPRの動作レベルは共通電位線COMLの電位で規定される。これにより、画素の発光が制御される。有機発光素子OLEDから流れ出る電流は陰極CDから図示しない電流引抜き線に流れる。

【0023】この方式では、画素領域の一部を貫通して共通電位線COMLを設ける必要があるため、所謂開口率の低下をもたらし、表示装置全体としての明るさ向上を抑制してしまう。

【0024】図12はOLEDを用いた従来の表示装置の他の構成例を模式的に説明する図11と同様のブロック図である。この例では、各画素を構成する薄膜トランジスタTFT1、TFT2およびコンデンサCPRの基本配列は図9と同様であるが、コンデンサCPRの他端を電流供給線CSLに接続した点で異なる。

【0025】すなわち、1つの画素PXが走査線GLで選択されて薄膜トランジスタTFT1がターンオンすると、データ線DLから供給される画像信号がコンデンサCPRに蓄積され、薄膜トランジスタTFT1がターンオフした時点で薄膜トランジスタTFT2がターンオンしたとき、電流供給線CSLからの電流が有機発光素子OLEDに流れ、図10と同様に、ほぼ1フレーム期間（または、1フィールド期間）にわたってこの電流が持続する。このとき流れる電流はコンデンサCPRに蓄積されている信号電荷で規定される。コンデンサCPRの動作レベルは電流供給線CSLの電位で規定される。これにより、画素の発光が制御される。

【0026】図9～図12で説明したこの種の表示装置においては、有機発光素子OLEDの第1の電極（例えば陽極、以下第1の電極層とも称する）ADとなる薄膜トランジスタTFT2のソース電極はITO（インジウム・チン・オキサイド）等の導電性薄膜で形成され、かつ各画素PXの第1の電極ADは個別に分離されている。

【0027】また、発光素子を構成する第2の電極（例えば陰極、以下第2の電極層とも称する）CDは素子の最上層に位置するため、直接外気に触れて腐食が生じる恐れがある。通常、第2の電極層は全画素について共通のべた膜に形成されており、外部と電気的に接続をとる必要がある。この第2の電極層CDへの電流供給のための端子は当該第2の電極層の延長で基板の端子部（端子パッド）に直接引き出した場合は、その端子部近傍では外気との接触で腐食の発生が起こり易い。

【0028】図13は有機発光素子を用いた表示装置の1画素付近の構造を説明する断面図である。この表示装置は、ガラス基板SUBの上に低温ポリシリコンを好適とするポリシリコン半導体層PSI、第1の絶縁層IS1、走査配線であるゲート配線（ゲート電極）GL、第2の絶縁層IS2、アルミニウム配線で形成したソース電極SD、第3の絶縁層IS3、保護膜PSV、第1の電極層AD、有機発光層OLE、第2の電極層CDを積み上げて構成される。

【0029】ポリシリコン半導体層PSIとゲート配線GL、ソース電極SDで構成される薄膜トランジスタ（この薄膜トランジスタはドライバトランジスタ）が選択されると、ソース電極SDに接続した第1の電極層ADと有機発光層OLEおよび第2の電極層CDで形成される有機発光素子が発光し、その光Lが基板SUB側から外部に出射する。

【0030】このとき、当該画素の第2の電極層CDに部分的な腐食や劣化があると、電流供給線CSLから流れる電流が十分に供給されず、あるいは当該画素を迂回して流れ、発光が不十分になったり全く発光しないことになる。その結果、所謂点欠陥、領域欠陥等の表示不良をもたらす。

【0031】本発明の目的は、画素を構成する第2の電極層への給電構造を改良して第2の電極層の腐食を防止し、高品質の表示を可能とした表示装置を提供することにある。

【0032】

【課題を解決するための手段】上記目的を達成するため、本発明は、基板上に、第2電極接続電極層を形成し、この第2電極接続電極層にコンタクトホールにより第2の電極層を接続して、第2の電極層の引出し線が基板上で保護膜により被覆された下層配線とした。

【0033】この構成としたことにより、陰極の腐食を防止し、高品質の表示を可能とした高信頼性の表示装置

が提供される。本発明のより具体的な構成例を記述すると以下のとおりである。すなわち、

(1) 基板上の表示領域内にマトリクス配列された複数の走査線と前記複数の走査線に交差する複数のデータ線の交差部毎に画素を有し、前記画素に表示のための電流を供給する電流供給線を備え、前記画素は、前記走査線で選択されるアクティブ素子と、このアクティブ素子のターンオンで前記データ線から供給されるデータ信号を保持するデータ保持素子、および前記データ保持素子に保持されたデータ信号にしたがって前記電流供給線から供給される電流で発光する発光素子とを備え、前記発光素子は前記アクティブ素子で駆動される第1の電極層と、前記第1の電極層上に塗布された有機発光層と、前記有機発光層上に形成された第2の電極層で構成され、前記基板上に前記第2の電極層より下層で、かつ絶縁もしくは保護膜で被覆された第2電極接続電極層を有し、前記第2の電極層をコンタクトホールにより前記第2電極接続電極層に接続した。

【0034】(2)、(1)において、前記基板の前記表示領域の外側に、外部回路から前記データ駆動回路にデータ信号を供給する第1の端子パッドと、前記走査駆動回路に走査信号を供給する第2の端子パッドと、前記電流供給バスラインに電流を供給する第3の端子パッドと、前記第2電極接続電極層に接続する第4の端子パッドを備えた。

【0035】(3)、(2)において、前記電流供給線を共通に接続する電流供給線バスラインを前記第3の端子パッドに接続する電流供給線引回しラインと、前記第2電極接続電極層を前記第4の端子パッドに接続する第2電極接続電極引き回しラインとを備えた。

【0036】(4)、(1)または(2)において、前記第1～第4の端子パッドを前記基板の1辺に設けた。

【0037】(5)、(4)において、前記電流供給線引回しラインと前記第2電極接続電極引き回しラインを前記基板の前記1辺に隣接する一の辺に引回した。

【0038】(6)、(4)において、前記電流供給線引回しラインと前記第2電極接続電極引き回しラインとを前記基板の前記一の辺に隣接する両辺のそれぞれに引回した。

【0039】(7)、(1)または(2)において、前記第3および第4の端子パッドを前記基板の前記第1および第2の端子パッドを設けた辺と対向する辺に設けた。

【0040】(8)、(2)～(7)の何れかにおいて、前記基板上で、前記第2電極接続電極層を前記電流供給線を共通に接続する前記電流供給線バスラインよりも外側に設けた。

【0041】(9)、(2)～(7)の何れかにおいて、前記基板上で、前記第2電極接続電極層を前記電流供給線バスラインに接続された前記電流供給線引回し

インよりも外側に設けた。

【0042】なお、本発明は上記の構成および後述する実施例の構成に限定されるものではなく、本発明の技術思想を逸脱することなく種々の変更が可能であることは言うまでもない。本発明の他の目的および構成は後述する実施の形態の記載から明らかになるであろう。

【0043】

【発明の実施の形態】以下、本発明の実施の形態につき、実施例の図面を参照して詳細に説明する。図示しないが、以降で説明する各画素に有する有機発光層は電流値に比例した輝度で、かつその有機材料に依存した色（白色も含む）で発光させてモノクロあるいはカラー表示を行わせるものと、白色発光の有機層に赤、緑、青等のカラーフィルタを組み合わせてカラー表示を行わせるものがある。

【0044】図1は本発明による表示装置の第1実施例の構成を模式的に説明するブロック図である。本実施例の表示装置は、ガラス基板SUB上に走査駆動回路GDRとデータ駆動回路DDRを有する。

【0045】そして、マトリクスに形成された走査駆動回路GDRで駆動される（走査される）走査線GL、データ駆動回路DDRで駆動されるデータ線DL、電流供給線CSLで囲まれた領域に1画素が形成される。また、基板SUBの1の辺には外部回路から走査駆動回路GDR、データ駆動回路DDRへの信号や電圧を供給するための端子パッドPAD1、PAD2が形成されている。

【0046】図2は図1における1画素の画素回路の構成図である。本実施例の概略構成は、1画素はデータ線DL(m+1)と走査線GL(n+1)、GL(n)および電流供給線CSLで囲まれた領域に形成される。ここでは、現在走査されている（選択されている）走査線をGL(n+1)として説明する。

【0047】走査線GL(n+1)で選択されている複数の画素のうち、画素PXに着目する。アクティブ素子である第1の薄膜トランジスタTFT1はスイッチングトランジスタ、第2の薄膜トランジスタTFT2はドライバトランジスタである。第1の薄膜トランジスタTFT1のゲートは走査線GL(n+1)に接続され、そのドレインはデータ線DL(m+1)に、ソースは第2薄膜トランジスタTFT2のゲートに接続されている。

【0048】第2の薄膜トランジスタTFT2のドレインは図1に示した電流供給線バスラインCSBから電流が供給される電流供給線CSLに接続されている。そして、そのソースはOLED24の第1の電極層ADに接続されている。第1の薄膜トランジスタTFT1のソースと第2の薄膜トランジスタTFT2のゲートの接続点にはデータ信号保持素子としてのコンデンサCPRの一方の端子が接続され、他方の端子は直前の走査線GL(n)に接続されている。

【0049】図2に示した1画素の回路構成において、第1の薄膜トランジスタTFT1のソースと第2の薄膜トランジスタTFT2のゲートの接続点に接続されるコンデンサCPRの一方の端子は+極であり、走査線GL(n)に接続される他方の端子は-極である。

【0050】また、有機発光素子OLEDは第1の電極層ADと第2の電極層CDの間に有機発光層（図示せず）を挟んだ構成であり、第1の電極層ADは第2の薄膜トランジスタTFT2のソース電極に接続し、第2の電極層CDは全画素にわたってべた形成されて図1の第2電極接続電極層CNTBに接続している。

【0051】この第2電極接続電極層CNTBは、所謂電流引抜き配線（電極）であり、基板の下層に前記端子パッドPAD1、PAD2と同層に形成されており、第2の電極層CDをコンタクトホールCNTで接続し、第2電極接続電極引回しラインCNTLで前記端子パッドPAD1、PAD2と同層に形成された端子PAD4に接続されている。

【0052】なお、第1の電極層の配線である電流供給線CSLも電流供給線バスラインCSBと電流供給線引回しラインCSLLで前記端子パッドPAD1、PAD2と同層に形成された端子PAD3に接続されている。上記第2電極接続電極層CNTBは電流供給線バスラインCSBよりも基板の外側、かつ点線で示した基板の封止領域SLの内側に配置されている。

【0053】このように、第2の電極層CDをコンタクトホールCNTで接続する第2電極接続電極層CNTBを電流供給線バスラインCSBよりも基板SUBの外側で、かつシール領域の内側に配置したことで、フレキシブルプリント基板を介して1辺で外部回路と接続する方式における基板上のレイアウトが容易となる。

【0054】第1の薄膜トランジスタTFT1のターンオンでコンデンサCPRに書き込まれ、電荷量として保持されたデータ信号は第1の薄膜トランジスタTFT1のターンオフに伴う第2の薄膜トランジスタTFT2のターンオンで電流供給線CSLからの電流を当該コンデンサCPRに保持された電荷量（データ信号の階調を示す）で制御された電流量として有機発光素子OLEに流す。

【0055】有機発光素子OLEDは供給される電流量にほぼ比例した輝度で、かつ当該有機発光素子を構成する有機発光層OLEの材料に依存した色で発光する。カラー表示の場合は、通常は赤、緑、青の画素毎に有機発光層材料を変えるか、あるいは白色の有機発光層材料と各色のカラーフィルタの組合せを用いる。

【0056】なお、データ信号の与え方はアナログ量でも、あるいは時分割のデジタル量でもよい。また、階調制御は、赤、緑、青の各画素の面積を分割した面積階調方式を組合せてもよい。

【0057】本実施例では、電流供給線バスラインCS

Bと、各画素回路の発光動作後に第2の電極層CDから流れ出る電流を基板の下層に形成した全画素共通に形成した電流引抜き配線である第2電極接続電極層CNTBから第2電極接続電極引回しラインCNTLで端子パッドPAD4から外部回路に流出させるように構成したものである。

【0058】そのため、本実施例では、上層にべた形成した全画素共通の第2の電極層CDをコンタクトホールCNTで第2電極接続電極層CNTBに接続している。第2電極接続電極引回しラインCNTLも第2電極接続電極層CNTBと同層に形成される。

【0059】通常、この種の表示装置では、信頼性を確保するために缶などを用いた封止構造を採用している。基板SUBには、この封止缶詰を接着するためのシール領域が設けられている。このシール領域の内側に上記の第2電極接続電極層CNTBや第2電極接続電極引回しラインCNTLを形成している。そして、少なくとも上記の第2電極接続電極層CNTBを電流供給線バスラインCSBの外側に配置している。

【0060】上記第2電極接続電極層CNTB等は基板の下層に形成され、その上に絶縁層や保護膜が積層されるので、第2電極や第2電極接続電極層、好ましくは第2電極接続電極引回しラインも含めて外気との接触がなくなり、その腐食が防止されるため、信頼性が向上し、高品質の表示を可能とした表示装置を提供することができる。なお、上記のコンタクトホールの個数は1つでもよいが、複数個設けた方がより多くの電流を安定して流すことができるため、本実施例では複数個設けている。

【0061】図3は本発明による表示装置の発光メカニズムを説明する1画素付近の模式図、図4は第2電極層と第2電極接続電極層との接続部分を説明する模式図である。図1と同一参照符号は同一部分に対応する。また、図中の参照符号Iで示した矢印は発光に寄与する電流の経路を示す。

【0062】薄膜トランジスタTFT2はドライバトランジスタである。この薄膜トランジスタTFT2がゲート線GLで選択されたとき、電流供給線バスラインから分岐した電流供給線より、コンデンサに保持されたデータ信号に応じた階調の電流値の電流Iが当該薄膜トランジスタTFT2を通して有機発光素子OLEDの第1の電極層ADに供給される。

【0063】有機発光素子OLEDは、その有機発光層OLE内で第2の電極層CDからの電子と第1の電極層ADからのホールとが再結合し、当該有機発光層OLEの材料特性に応じたスペクトルの光Lを発光する。第1の電極層ADは各画素毎に独立であるが、第2の電極層CDは全画素についてべた膜状に形成されている。薄膜トランジスタTFT2から有機発光素子OLEDを通った電流Iは第2の電極層CDから図4に示した第2電極接続電極層CNTBを通して図1の第2電極接続電極引



回しラインCNTLから端子パッドPAD4に流出する。このような画素が多数マトリクス配列されて2次元の表示装置が構成される。

【0064】図5は本発明による表示装置の第2実施例の構成を模式的に説明するブロック図である。図1と同一参照符号は同一機能部分に対応する。本実施例では、電流供給線CSLを接続する電流供給線バスラインCSBの2つの端子パッドPAD3とPAD3'、および第2電極接続電極層CNTBの端子パッドPAD4をデータ駆動回路の端子パッドPAD1および走査駆動回路GDRの端子パッドPAD2が配置される基板の1の辺と反対側の辺に設けた。

【0065】本実施例によっても、第2の電極層CDをコンタクトホールCNTで接続する第2電極接続電極層CNTBを電流供給線バスラインCSBよりも基板SUBの外側で、かつシール領域の内側に配置したことで基板上のレイアウトが容易となる。

【0066】本実施例のように、電流供給線バスラインCSBからその端子パッドPAD3とPAD3'に引き回す電流供給線引回しラインCSLL、および第2電極接続電極層CNTBと端子パッドPAD4間を接続する第2電極接続電極層引回しラインCNTLの基板上での引回し長さが短くなるため、より均一な電流供給と電流引抜きが可能となる。これにより、表示領域での発光分布が均一となり、より高品質の表示が得られる。なお、電流供給線引回しラインCSLLは2本としているが、何れか一方であってもよい。図5に示したように、電流供給線引回しラインCSLLを電流供給線バスラインCSBの一方及び他方からそれぞれ引き出して2本とした場合は対称性が良くなるという効果がある。

【0067】本実施例によって、第2の電極層CDをコンタクトホールCNTで接続する第2電極接続電極層CNTBを電流供給線バスラインCSBよりも基板SUBの外側で、かつシール領域の内側に配置したことで、フレキシブルプリント基板を介して対向する2辺で外部回路と接続する方式における基板上のレイアウトが容易となる。

【0068】また、本実施例の構成としたことで、シール領域の近傍における配線パターンが少なくなるため、シール材料をUV硬化させる際のUV光の遮蔽物が少なくなり、当該シール材料を効果的に硬化させることができる。これにより、確実な封止が可能となり、表示装置の信頼性をさらに向上できる。

【0069】図6は本発明による表示装置の第3実施例の構成を模式的に説明するブロック図である。図1と同一参照符号は同一機能部分に対応する。本実施例では、電流供給線CSLを接続する電流供給線バスラインCSBのパッドPAD3と第2電極接続電極層CNTBの端子パッドPAD4をデータ駆動回路の端子パッドPAD1および走査駆動回路GDRの端子パッドPAD2が配

置される基板の1の辺の両端に振り分けて設けた。

【0070】前記第1～第2実施例と同様に、第2の電極層CDをコンタクトホールCNTで接続する第2電極接続電極層CNTBを電流供給線バスラインCSBよりも基板SUBの外側で、かつシール領域の内側に配置した。他の構成は図1と同様なので繰り返しの説明は省略する。

【0071】本実施例によっても、第2の電極層CDをコンタクトホールCNTで接続する第2電極接続電極層CNTBを電流供給線バスラインCSBよりも基板SUBの外側で、かつシール領域の内側に配置したことで、フレキシブルプリント基板を介して1辺で外部回路と接続する方式における基板上のレイアウトが容易となる。

【0072】図7は本発明による表示装置の第4実施例の構成を模式的に説明するブロック図である。図1と同一参照符号は同一機能部分に対応する。本実施例では、電流供給線CSLを接続する電流供給線バスラインCSBのパッドPAD3と第2電極接続電極層CNTBの端子パッドPAD4をデータ駆動回路の端子パッドPAD1および走査駆動回路GDRの端子パッドPAD2が配置される基板の1の辺と反対側の辺に設けた。

【0073】前記第1～第3実施例と同様に、第2の電極層CDをコンタクトホールCNTで接続する第2電極接続電極層CNTBを電流供給線バスラインCSBよりも基板SUBの外側で、かつシール領域の内側に配置した。

【0074】本実施例によっても、第2の電極層CDをコンタクトホールCNTで接続する第2電極接続電極層CNTBを電流供給線バスラインCSBよりも基板SUBの外側で、かつシール領域の内側に配置したことで、フレキシブルプリント基板を介して対向する2辺で外部回路と接続する方式における基板上のレイアウトが容易となる。他の構成は図6と同様なので繰り返しの説明は省略する。

【0075】本実施例のように、電流供給線バスラインCSBからその端子パッドPAD3に引き回す電流供給線引回しラインCSLL、および第2電極接続電極層CNTBと端子パッドPAD4間を接続する第2電極接続電極層引回しラインCNTLの基板上での引回し長さが短くなるため、より均一な電流供給と電流引抜きが可能となる。これにより、表示領域での発光分布が均一となり、より高品質の表示が得られる。

【0076】また、本実施例の構成としたことで、シール領域の近傍における配線パターンが少なくなるため、シール材料をUV硬化させる際のUV光の遮蔽物が少なくなり、当該シール材料を効果的に硬化させることができる。これにより、確実な封止が可能となり、表示装置の信頼性をさらに向上できる。

【0077】以上説明した第2～第4実施例では、電流路である電流供給線引回しラインCSLLと第2電極接

10

20

30

40

50

続電極引回しライン C N T L は、それぞれ基板上の広い領域に十分な太さの配線を形成でき、安定な電流路を確保することができる。また、特に第 2 実施例および第 4 実施例のように、パッドとの間の距離が短い場合は、より安定な電流路を確保することができる。

【0078】図 8 は本発明による表示装置の第 5 実施例の構成を模式的に説明するブロック図である。図 1 と同一参照符号は同一機能部分に対応する。本実施例では、基板上において、第 2 電極接続電極層 C N T B を端子 P A D 1 ~ 4 を配置した辺に隣接して前記ゲート走査駆動回路 G D R とは反対側の辺、かつ前記電流供給線引回しライン C S L L よりも外側に設けた。

【0079】本実施例によって、第 2 の電極層 C D をコンタクトホール C N T で接続する第 2 電極接続電極層 C N T B を電流供給線バスライン C S B を端子パッド P A D 3 に引き回す電流供給線引回しライン C S L L よりも基板 S U B の外側で、かつシール領域の内側に配置したことで、ゲート走査駆動回路 G D R と対称配置のレイアウトとなり、全体としてバランスの取れた配置とすることができる。他の構成は図 1 と同様なので繰り返しの説明は省略する。

【0080】また、本実施例のように、端子パッド P A D 4 と第 2 電極接続電極引回しライン C N T L の基板上での引回し長さが短くなるため、より均一な電流供給と電流引抜きが可能となる。これにより、表示領域での発光分布が均一となり、より高品質の表示が得られる。

【0081】なお、上記の各実施例は、第 1 の電極層と第 2 の電極層のそれぞれを陰極層と陽極層に対応させることができるが、本発明はこれらを入れ換えた構造に対しても同様に適用できる。また、本発明は上記した O L E D を用いた表示装置に限るものではなく、O L E D と同様の発光動作で表示を行う他の表示装置にも同様に適用できる。

#### 【0082】

【発明の効果】以上説明したように、本発明によれば、表示装置の画素を構成する電極層やその端子近傍での腐食が防止されるため表示不良の発生がない。また、電流供給線を通して電流を安定かつ十分に供給でき、高品質の表示を可能とした表示装置を提供することができる。

#### 【図面の簡単な説明】

【図 1】本発明による表示装置の第 1 実施例の構成を模式的に説明するブロック図である。

【図 2】図 1 における 1 画素の画素回路の構成図である。

【図 3】本発明による表示装置の発光メカニズムを説明する 1 画素付近の模式図である。

【図 4】本発明による表示装置の第 2 の電極層と第 2 電極接続電極層との接続部分を説明する模式図である。

【図 5】本発明による表示装置の第 2 実施例の構成を模式的に説明するブロック図である。

【図 6】本発明による表示装置の第 3 実施例の構成を模式的に説明するブロック図である。

【図 7】本発明による表示装置の第 4 実施例の構成を模式的に説明するブロック図である。

【図 8】本発明による表示装置の第 5 実施例の構成を模式的に説明するブロック図である。

【図 9】有機発光素子を用いた従来の表示装置の構成例を説明するブロック図である。

【図 10】図 9 における画素構成の説明図である。

【図 11】図 10 の画素構成をもつ図 9 の表示装置の構成をさらに説明するブロック図である。

【図 12】有機発光素子を用いた従来の表示装置の他の構成例を模式的に説明する図 11 と同様のブロック図である。

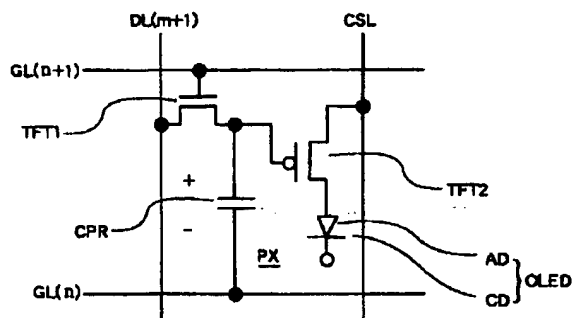
【図 13】有機発光素子を用いた表示装置の 1 画素付近の構造を説明する断面図である。

#### 【符号の説明】

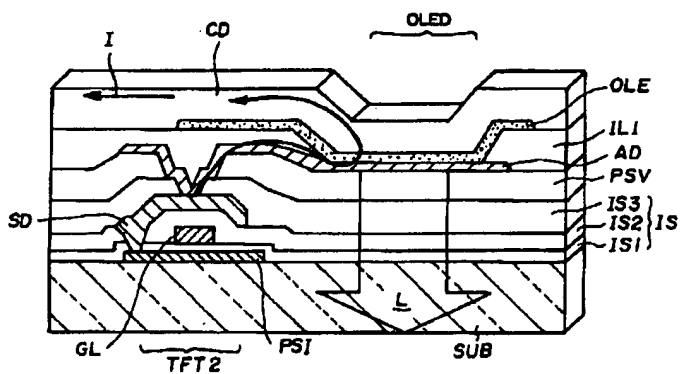
- S U B 基板
- G L ゲート線（走査線）
- D L データ線
- C S L 電流供給線
- C S B 電流供給線バスライン
- C S L L 電流供給線引回しライン
- C D 陰極
- C D T コンタクトホール
- C N T B 陰極接続電極層
- C N T L 陰極接続電極引回しライン
- A D 陽極
- O L E 有機発光層
- O L E D 有機発光素子。

【图 2】

**圖 2**

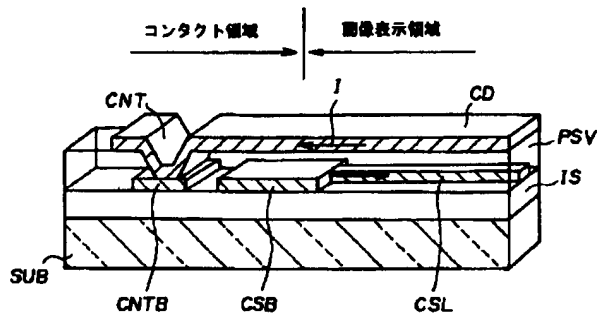


**图 3**



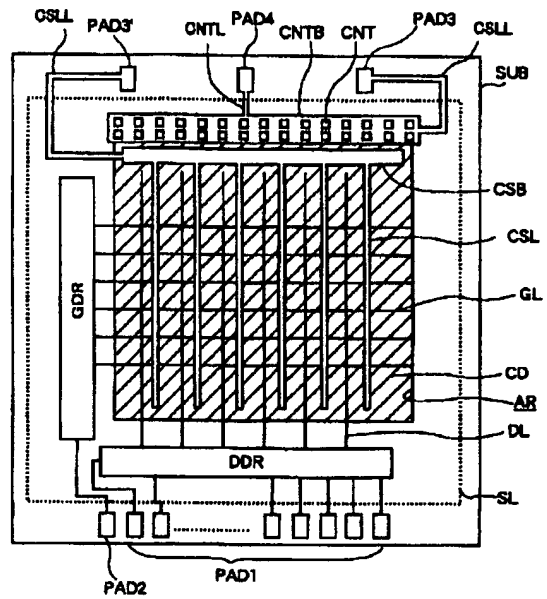
【図4】

図4



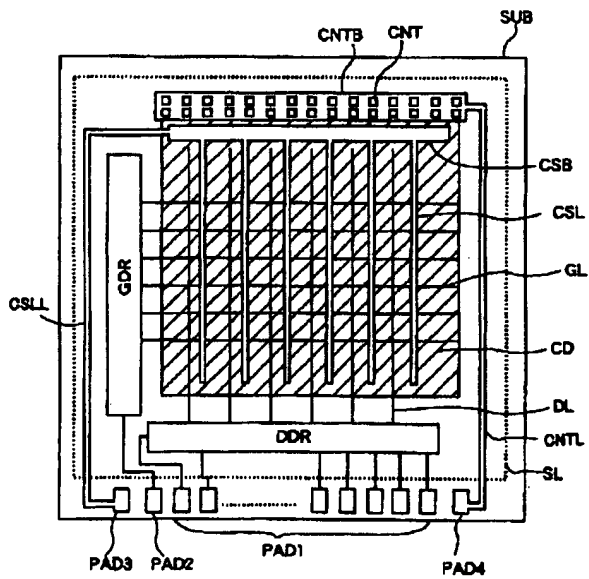
【図5】

図5



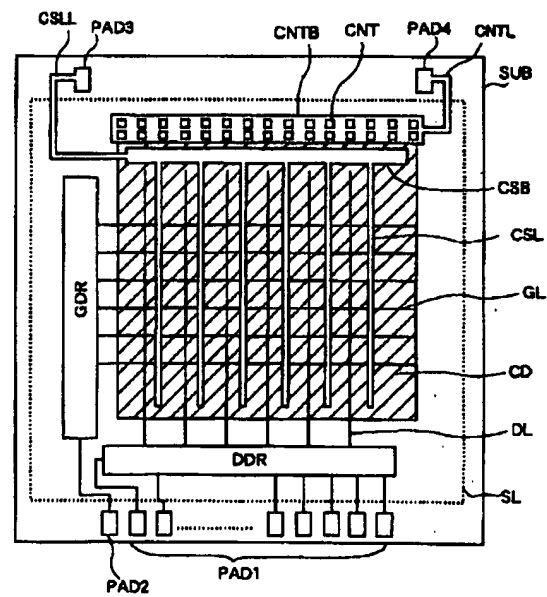
【図6】

図6



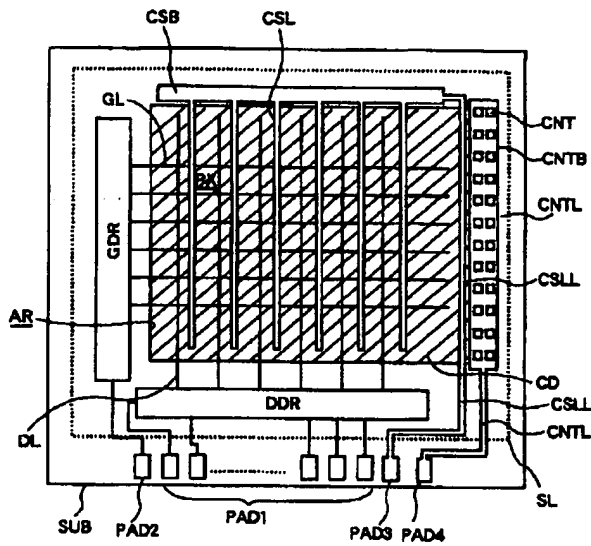
【図7】

図7



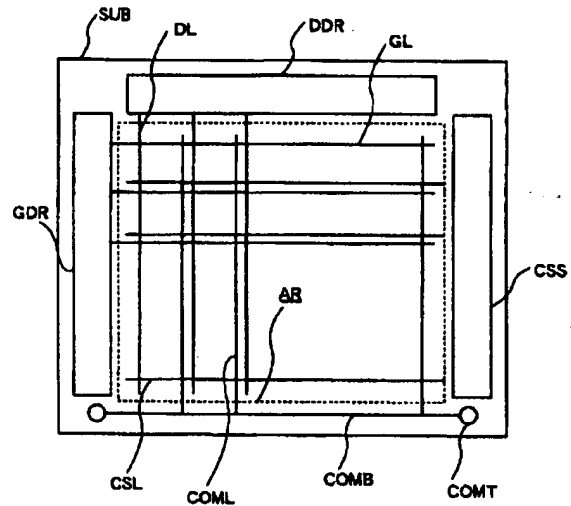
【図8】

図8



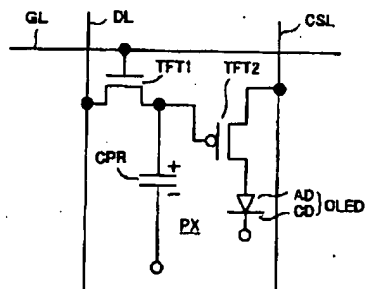
【図9】

図9



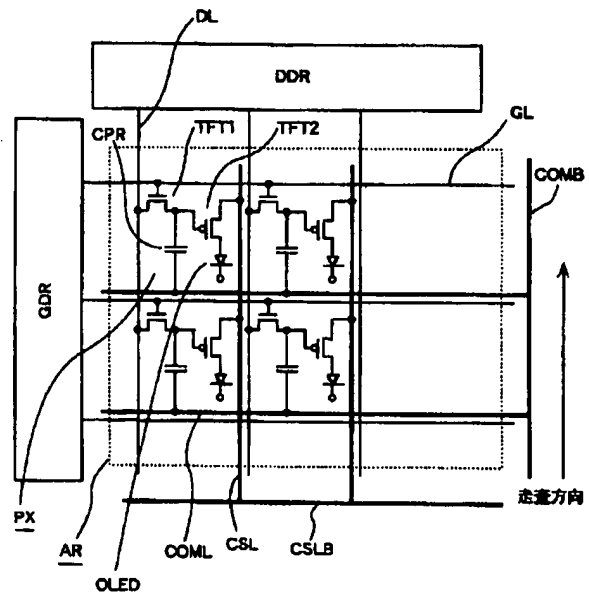
【図10】

図10



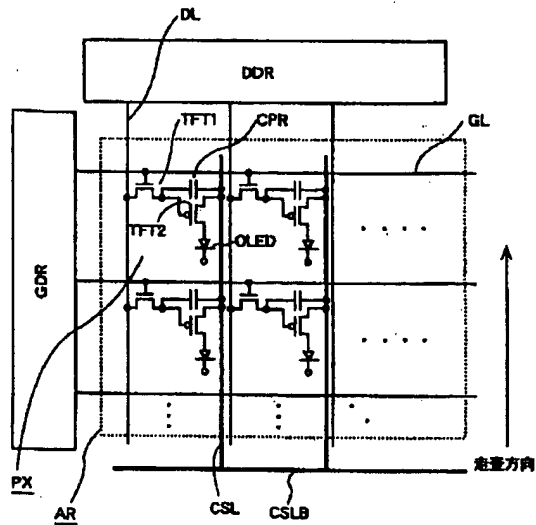
【図11】

図11



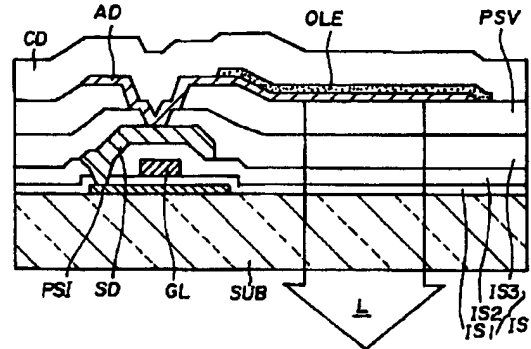
【図12】

図12



【図13】

図13



フロントページの続き

F ターム(参考) 3K007 AB02 AB05 AB11 AB17 BA06  
 CA01 CB01 DA01 DB03 EB00  
 GA04  
 5C094 AA04 AA07 AA13 AA31 AA48  
 AA53 AA55 BA03 BA27 CA19  
 DA09 DA13 DB01 DB02 DB04  
 DB10 EA04 EA05 EA07 EA10  
 EB02 FA01 FA02 FB12 FB15